

COMPUTER SYSTEM

Patent number: JP3028914
Publication date: 1991-02-07
Inventor: AKASHI KAZUO; KIYOMIYA HIROMI; YAMANAKA YUJI; TAKEGUCHI KOICHIRO; MINAMINO NOBUYUKI; SAITO TOSHIMITSU; NAKAJIMA SHUZO; KONNO JIYUNKO
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
- international: G06F1/26; G06F1/28; G06F1/32
- european:
Application number: JP19890163199 19890626
Priority number(s): JP19890163199 19890626

Abstract of JP3028914

PURPOSE:To improve the reliability of a computer system by using a back-up memory which stores the specific internal information on a device based on the information obtained in a power supply state.
CONSTITUTION:A power unit always monitors the power supply state and exchanges the state information on the voltage and a device to a main CPU to control the internal power supply including the charging control of a built-in battery. A back-up memory stores the specific internal information on the device based on the information on the power supply state of a power unit. Thus it is possible to omit such inconvenient cases where the storage of data is impossible with use of a computer when the discharging state of the built-in battery is not recognized or where the working is impossible at the actual use when a power switch is operated in a portable application state and the computer is actuated by the built-in battery, etc. As a result, the data can be surely stored when the power abnormality like a low battery state, etc., occurs. Thus the operability and the reliability can be improved in a computer system.

Data supplied from the *esp@cenet* database - Worldwide

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-28914

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)2月7日

G 06 F 1/28

7459-5B
7459-5B

G 06 F 1/00

3 3 3 Z
3 3 2 ※

審査請求 未請求 請求項の数 8 (全18頁)

⑮ 発明の名称 コンピュータシステム

⑯ 特 願 平1-163199

⑰ 出 願 平1(1989)6月26日

⑱ 発 明 者 明 石 一 男 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑲ 発 明 者 清 宮 博 己 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑲ 発 明 者 山 中 勇 二 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑲ 発 明 者 竹 口 浩 一 郎 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

⑳ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉑ 代 理 人 弁 理 士 鈴 江 武 彦 外3名

最終頁に続く

明 細 書

1. 発明の名称

コンピュータシステム

2. 特許請求の範囲

(1)、プログラムが格納されるメモリから命令を得て、システムバスに接続される複数のユニットを制御し、システム全体の制御を司るメインCPUと、マイクロプロセッサを内蔵し、同プロセッサの制御により常時スキャンを行ない、入力情報を非同期に上記メインCPUへ転送するキーボードユニットと、マイクロプロセッサを内蔵し、充電可能なバッテリでなる電源バックを備えて、上記内蔵マイクロプロセッサに常時電源を供給し、同プロセッサの制御により電源オフ時を含めて電源状態を常時監視し、上記メインCPUとの間で電源及び装置の状態情報を交換し、内蔵バッテリの充電制御を含む内部電源制御を実行する電源ユニットと、同電源ユニットの電源状態情報に従い装置内部の特定情報が格納されるバックアップメモリとを具備してなることを特徴とするコンピ

ュータシステム。

(2)、レジューム機能の有効/無効を設定する手段と、上記電源ユニットの内蔵マイクロプロセッサがバッテリ放電状態を検出したとき上記レジューム機能の設定内容に拘らずレジューム機能を強制的に有効化する手段とを具備してなることを特徴と請求項(1)記載のコンピュータシステム。

(3)、電源オフ時にバックアップ電源が供給されるRAMを有し、装置終了に際して、上記RAMに、実行中のオペレーティングシステムを格納する手段をもつ請求項(1)記載のコンピュータシステム。

(4)、電源オン時に於いてキー入力が無い時間を計時し、同時間が設定時間に達したとき表示部への特定電源の供給を停止する手段をもつ請求項(1)記載のコンピュータシステム。

(5)、セットアップ処理に、少なくともノーマル表示/リバース表示、又は機器接続状態の設定手段を含む請求項(1)記載のコンピュータシ

ステム。

(6)、メインCPUが外部割込み待ちのアイドル状態に入ったときCPUクロックを停止する機能をもつ請求項(1)記載のコンピュータシステム。

(7)、上記電源ユニットは、キーボードを設けた本体上で所定の回転範囲をもって表示部筐体が開閉する筐体構造に於いて表示部筐体が閉塞状態にあるとき、電源スイッチの操作に伴う電源のオン/オフ処理を無効化する手段をもつ請求項

(1)記載のコンピュータシステム。

(8)、電源状態を含む装置の状態を表示する複数の表示部を有し、特定の表示部は電源オフ時に於いても状態表示を行なう請求項(1)記載のコンピュータシステム。

3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明は、携行が容易で、かつ充電可能な内蔵バッテリーにより動作可能なパーソナルコンピ

[発明の構成]

(課題を解決するための手段及び作用)

本発明は、携行が容易で、かつ充電可能な内蔵バッテリーにより動作可能なパーソナルコンピュータシステムに於いて、プログラムが格納されるメモリから命令を得て、システムバスに接続される複数のユニットを制御し、システム全体の制御を司るメインCPUと、マイクロプロセッサを内蔵し、同プロセッサの制御により常時スキャンを行ない、入力情報を非同期に上記メインCPUへ転送するキーボードユニットと、マイクロプロセッサを内蔵し、充電可能なバッテリーでなる電源パックを備えて、上記内蔵マイクロプロセッサに常時電源を供給し、同プロセッサの制御により電源オフ時を含めて電源状態を常時監視し、上記メインCPUとの間で電源及び装置の状態情報を交換し、内蔵バッテリーの充電制御を含む内部電源制御を実行する電源ユニットと、同電源ユニットの電源状態情報に従い装置内部の特定情報が格納されるバックアップメモリとを備えてなる構成

ュータシステムに関する。

(従来の技術)

近年、携行が容易で、かつ充電可能な内蔵バッテリーにより動作可能なパーソナルコンピュータが広く普及し、機能及び性能も急速に向上してきた。

この種コンピュータシステムに於ける課題としては、広範囲に亘る使用者を対象としたとき、装置自体が自装置の状態を常に認識して装置を常に正常な状態に保つ機能、異常発生時のデータ保存機能、システム立上げ時等に於けるオペレータ操作の簡素

化、操作機構(スイッチ類等)の簡素化、内蔵バッテリー電源の電力消費量低減化等が挙げられる。

(発明が解決しようとする課題)

本発明は上記課題を解決して、高度の機能及び性能を有し、広範囲に亘る使用者を対象に、容易に操作が可能な信頼性の高い情報処理機能をもつコンピュータシステムを提供することを目的とする。

としたもので、これにより、装置自体が自装置の状態を常に認識して装置を常に正常な状態に保つことができ、例えば、内蔵バッテリーの放電状態を認識していない状態で使用したときデータ保存が行なえなくなる不都合、又は携行中に電源スイッチが操作され内蔵バッテリーにより動作して、実際の使用時に動作不可能になってしまう不都合等を解消できる。

又、本発明は、レジューム機能の有効/無効を設定する手段と、上記電源ユニットの内蔵マイクロプロセッサがバッテリー放電状態を検出したとき上記レジューム機能の設定内容に拘らずレジューム機能を強制的に有効化する手段とを備えてなる構成としたもので、これにより、装置の異常発生時に於けるデータ保存機能を確立でき、レジューム機能の有効/無効化設定手段を実現し高機能化を図りつつ、装置の信頼性を高めることができる。

又、本発明は、電源オフ時にバックアップ電源が供給されるRAMを有し、装置終了に際して、

上記RAMに、実行中のオペレーティングシステムを格納する手段をもつ構成としたもので、これにより、システム立上げの都度、フロッピーディスク等の外部記憶からオペレーティングシステムを読込む処理及び操作を不要にして、システム立上げ時に於けるオペレータ操作の簡素化、及びシステムの高速立上げが実現できる。

又、本発明は、キー入力が無い時間を計時し、その時間が設定時間に達したとき表示部への特定電源（例えばLCDのバックライト電源）の供給を停止する手段、及びメインCPUが外部割込み待ちのアイドル状態に入ったときCPUクロックを停止する手段をもつ構成としたもので、これにより、内蔵バッテリー電源の電力消費量を大幅に低減でき、内蔵バッテリー電源による無駄のない長時間の使用が可能になる。

又、本発明は、セットアップ処理に、少なくともノーマル表示／リバース表示、又は機器接続状態の設定手段をもつ構成としたもので、これにより、マニュアル操作スイッチを設けることなく、

ノーマル表示／リバース表示の設定機能、機器接続状態A-B-PRT)の設定機能等を実現でき、操作機構（スイッチ類等）を簡素化して、操作の容易化と装置のより小形化が図れる。

又、本発明は、キーボードを設けた本体上で所定の回転範囲をもって表示部筐体が開閉する筐体構造に於いて表示部筐体が閉塞状態にあるとき、電源スイッチの操作に伴う電源のオン／オフ処理を無効化する手段を電源ユニットにもつ構成としたもので、これにより、機行中等に於いて誤って電源スイッチが操作された際等に於ける意図しない電源スイッチ操作に伴う不都合を解消できる。

又、本発明は、電源状態を含む装置の状態を表示する複数の表示部を有し、特定の表示部は電源オフ時に於いても状態表示を行なう構成としたもので、これにより、例えば電源オフ状態にある際も内蔵バッテリー電源の充放電状態等を外部へ表示でき、オペレータに認識させることができるので、装置を常に正常な状態に保つことができる。

(実施例)

以下図面を参照して本発明の一実施例を説明する。

第1図は本発明の一実施例に於けるシステム構成を示すブロック図である。

第1図に於いて、10はメインCPU11を含む各種のシステム構成要素相互の間を接続するシステムバスであり、10Aはバスドライバ(BUS-DRIVER)、10Bはバスコントローラ(BUS-CONTROLLER)である。11はシステム全体の制御を司るメインCPUであり、ここでは、動作クロックの切替えにより2種の動作速度(高速クロック動作モード/低速クロック動作モード)を選択でき、第7図乃至第10図に示すセットアップ処理とそれに付随する処理(表示自動停止処理、表示ノーマル／リバース制御処理、機器接続設定処理)、更には第12図乃至第15図に示すようなレジューム(RESUME)処理とそれに付随する処理(NMI処理、システムブート処理)等を実行する。このCPU11は後述する電源回路30のパワーコントロールCPU30BからみたときホストCPUとなる。

12はCPU11の制御の下にアクセスされる、固定プログラム等が格納されるROM(SYS-ROM)である。

13は処理対象となるプログラム、データ等が格納されるRAM(SYS-RAM)であり、ここでは、第16図(a)乃至(c)に示すように、1.5MMBで構成され、そのうち、640KBを主メモリ131、残る896KBを所謂ハードRAM(EMS方式)132として、システム終了時に、OS(MS-DOS)を主メモリ131からハードRAM132にセーブし、システム立上げ時に、ハードRAM132から主メモリ131へロードして、システムの高速スタートを実現している。

14は、ダイレクトメモリアクセス制御を行なうDMAコントローラ(DMAC; Direct Memory Access Controller)14A、プログラムにより設定可能な割込みコントローラ(PIC; Programmable Interrupt Controller)14B、独自の動作用電池をもつ時計モジュール(RTC; Real-Time Clock)14C、フロッピーディスクコントロー

ラ(FDC)14D、入出力インターフェイス(UART; Universal Asynchronous Receiver/Transmitter)14E等を設けてなるSI(Super Integration)である。15はレジューム機能を実現するためのデータ保存域となるバックアップRAMであり、電源オフ時に於いてバックアップ電源(VBK)が供給される。

16は本体の専用カードスロットに挿抜可能なICメモリカードを使用した拡張RAMであり、電源オフ時に於いてバックアップ電源(VBK)が供給される。

17はゲートアレイ(GA)で構成されたメモリコントローラ(EMC)であり、RAM13、拡張RAM16、更には漢字ROM18等をアクセス制御するもので、ここでは、後述する電源回路(第2図参照)30をシステムバス10を介してCPU11にインターフェイス接続するための電源制御インターフェイス機能をもつ。

18は漢字文字コードから漢字文字パターンを得る漢字ROM、19は仮名/漢字変換辞書等を実現

する辞書ROMである。21は制御部(I/O-CNT)、22は入出力ポート(I/O-PORT)であり、フロッピーディスクドライブ(FDD)、プリンク(PRT)等の入出力装置を制御対象とする。

23はマイクロプロセッサ(KB-CPU)を内蔵し、同プロセッサの制御により常時スキャンを行ない、入力情報を非同期に上記メインCPU11へ転送するキーボードユニット(KB)である。

24は表示コントローラ(DISPCNT)であり、ビデオRAM(V-RAM)25、キャラクタジェネレータ(CG-ROM)をアクセス制御して表示出力データを得る。25は表示コントローラ24によりアクセスされるビデオRAM(V-RAM)であり、電源オフ時に於いてバックアップ電源(VBK)が供給される。

29は商用交流電源(AC)を整流・平滑して所定電位の直流動作用電源を得る電源アダプタ(以下ACアダプタと称す)であり、パーソナルコンピュータ本体にプラグイン接続される。

30はパワーコントロールCPU(PC-CPU)を備えたインテリジェントパワーサプライ(以下電源回路と称す)であり、この電源回路30の構成は第2図を参照して後述する。31Aは充電可能な電池により構成されたバック形式の着脱自在なメインバッテリ(M-BATT)、31Bは同じく充電可能な電池により構成された本体内蔵形のサブバッテリ(S-BATT)である。

32はフロッピーディスクコントローラ14Dに接続される、装置本体内に設けられたフロッピーディスクドライブ(INT-FDD)、33は入出力インターフェイス14Eに必要に応じて接続されるRS-232Cインターフェイス機器である。34は拡張ユニットが選択的に接続される拡張用コネクタである。35はローバッテリ状態を含む電源異常状態、装置の異常状態等をビープ(beep)によって報知するためのスピーカ(SPX)であり、ここではバスコントローラ10Bの出力信号により駆動制御される。

35はキーボードコントローラ23に接続されるキ

ーボードユニット(KB)、37は表示コントローラ24に接続される、バックライト付きのLCD表示部である。301、303はそれぞれ電源回路30に接続されるスイッチであり、このうち、301は押し釦式の電源スイッチである。303は第5図に示すような装置構造に於いて、表示部筐体の開閉状態を検出するディスプレイ開閉検出スイッチであり、ここでは表示部筐体がキーボードユニット36上に開いた状態のときスイッチオフ、閉じた状態のときスイッチオンになるものとする。

第2図は上記電源回路30の構成を示すブロック図である。

図中、301は電源スイッチ、302はリセットスイッチ、303はディスプレイ開閉検出スイッチ、304は拡張ユニットに設けられる準備完了設定スイッチである。305はこれら各スイッチ301、302、303、304の状態、及び後述するパワーコントロールCPU306の設定情報を保持するパラレルI/Oである。

306は装置全体の電源を集中管理するパワーコ

ントロールCPUであり、内部バス307を介して電源回路各部の情報、及びメインCPU11の指示情報等を入力し、メインCPU11の指示、内部の状態、外部の操作状態等により装置内各部の電源供給をコントロールするもので、第3図及び第4図に示すような処理機能をもつ。

308はLCD表示部37のバックライト電源（バックライト光量）をコントロールするバックライトコントロール回路であり、光量調整用可変抵抗器の設定状態に応じたバックライト駆動電源を出力し、セットアップ画面で表示自動停止機能が設定されているときはパワーコントロールCPU306の制御の下に選択的にバックライト電源を遮断する。

309はパワーコントロールCPU306の制御の下に、電源投入状態及び動作速度表示用LED（第5図（a）のL1）、ロウバッテリ状態表示用LED（第5図（a）のL2）、ACアダプタ接続状態表示用LED（第5図（a）のL3）等を含む各種のLEDを点灯駆動制御するLED

ドライバであり、ここでは、各LEDに、赤と緑の2色表示が可能なものを用い、その一方又は双方を選択的にドライブ制御して、色別表示を行っている。即ち、具体例を挙げると、LED（L1）は、電源投入状態で、かつ高速クロック動作時に緑色点灯駆動され、低速クロック動作時に赤色点灯駆動される。又、LED（L2）は、ロウバッテリ状態時に赤色点灯駆動され、急速充電状態時に橙（赤+緑）色点灯駆動され、充電完了状態時に緑色点灯駆動される。又、LED（L3）は、ACアダプタ29の有効接続状態時に赤色点灯駆動され、ACアダプタ29の有効接続状態下で、かつ電源回路30の異常状態時に赤色点灯駆動される。

310はパワーコントロールCPU306から出力されたデジタル量のチャージコントロールデータをアナログ量の信号に変換しメインバッテリ31A用のチャージユニット311に供給するD/A変換器である。311はパワーコントロールCPU306の制御の下にD/A変換器310より出力され

るチャージコントロール信号に従いメインバッテリ31Aをチャージするチャージユニットである。312はメインバッテリ31Aのチャージ電流を含む装置内の総合電流を検出する電流検出器である。314は装置内の回路に流れる電流（バックアップ電流を除く）を検出する電流検出器である。315は電流検出器314を経たACアダプタ29の電源又はメインバッテリ31Aの電源から装置内の各部動作電源を得るDC-DCコンバータである。316は電流検出器312、314の各検出電流値、メインバッテリ31Aの出力電圧、DC-DCコンバータ315の出力電圧等をデジタルデータとしてパワーコントロールCPU306に供給するためのアナログ/デジタル変換を行なうA/D変換器である。317はパワーコントロールCPU306とメインCPU11との間で情報を送受するためのシリアルI/Oである。318はサブバッテリ31Bをチャージするチャージユニットである。319はメインバッテリ31Aとサブバッテリ31Bの各電源を受けてバックアップ電源（VBK）を得るD

C-DCコンバータである。

第3図及び第4図はそれぞれパワーコントロールCPU306の処理フローを示すフローチャートである。このうち、第3図はパワーオフ時の処理ルーチンを示し、第4図はパワーオン時の処理ルーチンを示す。

第5図は本発明の一実施例に於ける装置の外観構成を示したもので、同図（a）は表示部（ディスプレイ）筐体が開いた状態を示す斜視図、同図（b）は表示部（ディスプレイ）筐体が閉じられた状態を示す斜視図である。第5図に於いて、1は装置本体、1aは押し鉤式電源スイッチ301の操作部301aを囲むように装置本体1の側面に突出形成された障壁部である。この障壁部1aにより、換行中等に誤って電源スイッチ301が操作される不都合な状態を回避し、意識的に抑圧操作した時のみスイッチ操作が可能な構造としている。又、L1、L2、L3はそれぞれドライバ309により表示ドライブされるLEDである。このうち、L1は電源投入状態及び動作速度表示用のLED、L

2 はロウバッテリィ状態表示用のLED、13 はACアダプタ接続状態表示用のLEDであり、それぞれ装置本体1 に形成された直方状突出部1bの前壁部と上壁部で形成される稜部に前壁部と上壁部にかかって配列された逆L字状表示窓の内部に設けられる。従って上記各LEDの表示状態は表示部筐体が開いているときだけでなく表示部筐体が閉じているときでも容易に外部から識別できる。

第6図は上記実施例に於けるLEDの状態表示例を示す図である。

第7図乃至第10図はそれぞれCPU11の制御の下に実行されるセットアップ処理とそれに関する処理の各ルーチンを示すフローチャートであり、このうち、第7図はセットアップ処理ルーチンを示し、第8図は表示自動停止処理ルーチンを示し、第9図は表示ノーマル/リバース処理ルーチンを示し、第10図は機器接続(A-B-P-R-T)処理ルーチンを示す。

第11図は上記実施例に於けるセットアップ画面の一例を示す図である。

割り込み)を発生しメインCPU11に送出する。

メインCPU11はメモリコントローラ17を介してNMIを受け付けると、そのNMIがローバッテリィ状態のNMIであるときは、レジャーモードフラグの内容に拘らず、レジャー機能を起動して、CPUレジスタ、各種LSI情報等を含む状態再現が可能なシステム情報をバックアップRAM15に保存する。

又、通常の動作終了によるNMI(パワースイッチオフNMI)に対しては、レジャーモードフラグを参照し、同フラグがオン(“有効”)となっていれば、レジャー処理を実行し、同フラグがオフ(“無効”)となっていれば、レジャー処理を実行せず、電源遮断処理(パワーオフ処理)に入る(第14図参照)。システム立ち上げ時のシステムブート処理ではレジャーモードフラグを参照し、同フラグがオン(“有効”)となっていれば、バックアップRAM15の保存情報をもとにシステム情報を復元しシステム(CPU11の処理)へ制御を移す(第15図参照)。

第12図は上記実施例に於ける電源異常時のレジャー処理を含むレジャー処理手段を説明するためのブロック図である。

第12図に於いて、セットアップ時等に於けるレジャー設定手段により、レジャー機能の“有効/無効”が設定されると、そのレジャー設定内容がメインCPU11の管理するレジャーモードフラグに保持され(第13図参照)、その保持内容がシステムの立ち上げ、動作終了等の度に参照される(第14図、第15図参照)。

一方、電源回路30に設けられたパワーコントロールCPU308は、装置電源のオン/オフ状態に拘らず、常時、装置内部の電源状態を監視して、ローバッテリィ状態を含む電源異常を検出すると、電源異常の発生とその内容を示す電源異常情報を電源制御インターフェイス機能をもつメモリコントローラ17に出力する(第3図及び第4図参照)。

電源制御インターフェイス機能をもつメモリコントローラ17は上記電源異常情報を受けると、その電源異常情報の内容に従うNMI(禁止不可能

第13図乃至第15図はそれぞれメインCPU11により実行される処理フローを示すフローチャートであり、第13図はレジャー設定処理ルーチンを示し、第14図はNMI処理ルーチンを示し、第15図はシステムブート処理ルーチンを示す。

第16図はRAM13の構成を示すブロック図であり、同図(a)はRAM領域の割り付け状態を示す図、同図(b)はシステム実行時の状態を示す図、同図(c)はシステム終了時の状態を示す図である。図中、131は主メモリ、132はハードRAMである。

ここで第2図乃至第6図を参照して電源回路30のパワーコントロールCPU308に関する処理動作を説明する。

電源回路30のパワーコントロールCPU308は電源スイッチ301の操作状態を常時監視している。

即ち、パワーコントロールCPU308は、装置が電源オフ(パワーオフ)状態にあるとき、第3図に示すような処理ルーチンを実行し、装置が電

源オン（パワーオン）状態にあるとき、第4図に示すような処理ルーチンを実行して、電源スイッチ301の操作状態と、電源及び装置の状態を常時監視している。

装置がパワーオフ状態にあるとき、電源スイッチ301が操作されると、そのスイッチ操作の状態がパラレルI/O 305に保持され、その状態が所定の処理タイミングでパワーコントロールCPU 308に読み込まれて、電源スイッチ301の操作されたことが認識される（第3図ステップA13）。この際は、電源スイッチ301の操作されたことが認識される度に、電源スイッチ301の操作時間を認識するための所定のカウンタ（CTR）が更新（+1）され（第3図ステップA14）、その更新したカウント値が設定値（N）に達するまで、第3図に示すステップA1～A15の処理が繰り返し実行される。

即ち、ステップA1では、メインバッテリ31Aが正常電圧を維持しているか否かが判断され、ステップA4では、ACアダプタ29の出力電圧が

正常であるか否かが判断され、ステップA6では充電電流が正常であるか否かが判断され、ステップA8ではチャージユニット311の出力電圧が正常範囲にあるか否かが判断される。

ここで、電源状態の異常が検出されると、その異常状態がLED（L2）の赤色点滅駆動によって外部表示される（第3図ステップA2）。

又、ACアダプタ29の有効接続状態時に於いてはLED（L3）が赤色点灯駆動され（第3図ステップA5）、充電電流が正常であるとき、充電状態にあるときはLED（L2）が橙（赤+緑）色点灯駆動、又、充電完了状態であれば緑色点灯駆動される（第3図ステップA7）。又、この際、充電電流が正常であれば、充電電圧が常に適正となるように、パワーコントロールCPU 308の制御の下にチャージユニット311が制御される（第3図ステップA8～A11）。

上記電源スイッチ301が、上記したような処理ステップを繰り返し実行している際に継続して操作され、上記カウンタ（CTR）の値が設定値

（N）に達すると、第4図に示すパワーオン時の処理ルーチンに入り、パワーオン処理が実行される（第4図ステップB2）。

このように、パワーコントロールCPU 308は、装置が電源オフ（パワーオフ）状態にあるとき、第3図に示すような処理ルーチンを実行して、電源スイッチ301の操作状態と、電源及び装置の状態を常時監視し、電源及び装置の状態を外部表示する。

又、装置がパワーオン状態にあるとき、電源スイッチ301が操作されると、そのスイッチ操作の状態が上記したパワーオフ処理ルーチンのときと同様にして、その状態がパワーコントロールCPU 308に読み込まれて、電源スイッチ301の操作されたことが認識され（第3図ステップB22）、電源スイッチ301の操作されたことが認識される度に、上記カウンタ（CTR）が更新（+1）されて（第3図ステップB23）、その更新したカウント値が設定値（M）に達するまで、第4図に示すステップB3～B24の処理が繰り返し実行され

る。

即ち、パワーオン処理ルーチンでは、拡張用コネクタ40に拡張ユニットが接続されていない状態にあること、又は拡張用コネクタ40に接続された拡張ユニットが準備完了状態にあることを確認した後、パワーオン処理を実行し（第4図ステップB1、B2）、更に上記パワーオフ処理ルーチンと同様に電源状態を判定し、装置各部の状態を判断して、その処理の繰り返しの中で上記カウンタ（CTR）の値が設定値（M）に達したとき、又は電源に異常が生じたことを認識したとき（第4図ステップB15）、又はリセットスイッチ302が操作されたことを認識したとき（第4図ステップB19）、電源をオフする旨の情報がメインCPU 11に送出され、その後パワーオフ処理が実行される（第4図ステップB26）。このパワーオフ処理（第4図ステップB26）では、メインCPU 11からの応答を待って、装置内部の各電源がバックアップ電源（VBK）を除き所定の順序で遮断制御され、その後上記したパワーオフ処理ルーチン

に移る。

尚、この際、メインCPU11は、電源制御インターフェイス機能をもつメモリコントローラ17を介して、パワーコントロールCPU308から電源をオフする旨の情報を受けると、レジューム機能の設定状態を認識し、レジューム設定状態にあるときはバックアップRAM15を用いたレジューム処理を終了して後、応答情報をメモリコントローラ17を介してパワーコントロールCPU308に返す。

このように、パワーコントロールCPU308は、装置が電源オフ（パワーオフ）状態にあるとき、第3図に示すような処理ルーチンを実行し、装置が電源オン（パワーオン）状態にあるとき、第4図に示すような処理ルーチンを実行して、それぞれの電源スイッチ301の操作状態と、電源及び装置の状態を常時監視し、電源及び装置の状態をLED（L1、L2、…）により外部表示する。

この際のLEDの状態表示例を第6図に示す。

表示の変更有無を判断し、設定変更を要するときは、その表示モードを設定する（第7図ステップS5、S8）。

この表示設定処理（第7図ステップS5、S8）の後、外部機器接続（A-B-PRT）状態の変更有無を判断し、設定変更を要するときは、その接続状態を設定する（第7図ステップS7、S8）。

これらの設定処理が終了した後に、システム再立ち上げを必要とするためにシステム再立ち上げフラグをオンにして、他のセットアップ（例えば、レジューム有無、ディスプレイモード、コミュニケーションボードの装置等）処理を実行し、システム再立ち上げが必要であれば、システム再立ち上げを行なってセットアップ処理を終了する。

上記表示自動停止機能が許可状態にあるときの表示自動停止機能処理フローを第8図に示す。

ここでは、表示自動停止機能が許可状態にあるとき、キー入力無しの時間をカウントし、その時間が設定時間に達したならば、表示フラグを参照

次に、第7図乃至第11図を参照して、セットアップ及びその関連処理動作を説明する。

キーボードユニット38のキー操作で予め定められたセットアップコマンドが入力されると、このコマンド入力に従い、CPU11の制御の下に、第7図に示すセットアップ処理が実行される。この際、LCD表示部37に表示されるセットアップ画面の一構成例を第11図に示す。

この実施例のセットアップ処理（又はセットアップウィンドウ）では、先ずシステム再立ち上げを不要とするため、システム再立ち上げフラグをオフした後に、表示自動停止機能の設定変更有無を判断する（第7図ステップS1、S2）。ここで表示自動停止機能の設定変更を要するときは、表示自動停止機能の“許可”又は“禁止”を設定（レジスタセット）し、更に表示自動停止機能の許可設定時はその自動停止時間を設定する（第7図ステップS3～S4）。

この表示自動停止機能の設定処理（第7図ステップS2～S4）の後、ノーマル表示／リバース

し、表示中であるとき、表示フラグを表示停止状態に設定して、表示停止コマンドをシステムバス10、電源制御インターフェイス機能をもつメモリコントローラ17等を介し電源回路30のパワーコントロールCPU308に送出する。電源回路30のパワーコントロールCPU308は、メインCPU11から表示停止コマンドを受けると、表示停止指示情報をパラレルI/O305にセットし、これに伴いバックライトコントロール回路308がLCD表示部37へのバックライト電源の供給を停止する。又、キー入力があると、キー入力無しの時間をカウントするカウンタがクリアされ、表示フラグが表示停止中であるとき、表示フラグを表示中に設定して、表示コマンドを出力する。電源回路30のパワーコントロールCPU308は、メインCPU11から表示コマンドを受けると、表示指示情報をパラレルI/O305にセットし、これに伴いバックライトコントロール回路308がLCD表示部37へバックライト電源を供給する。

このように、表示自動停止機能が有効となって

いる際は、キー入力無しの時間が設定時間に達すると、LCD表示部37へのバックライト電源の供給が断たれて、バックライトが消灯し、その後、キー入力があると、直ちにバックライトが点灯し、入力操作が可能となる。これにより非使用時に於けるバックライトの無駄な消費電力を無くして、バッテリ動作時に於ける電池寿命を延ばすことができる。又、デモンストレーションプログラムのように、キー入力が全く無い場合は、表示自動停止機能を“禁止”に設定しておくことにより、キー入力が無くても連続的に表示が可能である。

又、ノーマル表示／リバース表示の変更があるときは、第9図に示す処理が実行される。ここでリバース表示の際は、表示コントローラ24に設けた反転回路(NOT回路)によって表示データが反転された後、LCD表示部37へ供給される。

この際のノーマル表示／リバース表示の切替え回路の構成を第17図に示す。

又、機器接続(A-B-PRT)状態の変更がある際は第10図に示す機器接続処理ルーチンが

実行される。機器接続(A-B-PRT)状態の変更を要するときはシステム再立ち上げを行なう。システム再立ち上げ処理は、セットアップ処理で設定した接続状態(A-B-PRT)のデータを読み、フロッピーディスクドライブ(FDD)の接続状態から使用可能フロッピーディスクドライブをセットする(従来では、一旦、電源を切り、機器接続(A-B-PRT)の操作スイッチを設定した後、電源を入れ、システム立ち上げを行なっていた)。

このような、ノーマル表示／リバース表示の設定、機器接続(A-B-PRT)状態の設定等をセットアップ処理で行なう構成としたことにより、従来の如く、ノーマル表示／リバース表示の設定スイッチ、機器接続(A-B-PRT)状態の設定スイッチ等を必要とせず、構成を簡素化できる。

次に第12図乃至第15図を参照して電源異常時を含むレジューム処理動作を説明する。

第12図に於いて、セットアップ時等に於けるレジューム設定手段により、レジューム機能の

“有効／無効”が設定されると、そのレジューム設定内容がメインCPU11の管理するレジュームモードフラグに保持され(第13図参照)、その保持内容がシステムの立ち上げ、動作終了等の度に参照される(第14図及び第15図参照)。

一方、電源回路30に設けられたパワーコントロールCPU306は、装置電源のオン／オフ状態に拘らず、常時、装置内部の電源状態を監視して、ローバッテリ状態を含む電源異常を検出すると、電源異常の発生とその内容を示す電源異常情報を電源制御インターフェイス機能をもつメモリコントローラ17に出力する(第3図及び第4図参照)。

電源制御インターフェイス機能をもつメモリコントローラ17は上記電源異常情報を受けると、その電源異常情報の内容に従うNMI(禁止不可能割り込み)を発生しメインCPU11に送出する。

メインCPU11はこのNMIを受け付けると、そのNMIがローバッテリ状態のNMIであるときは、レジュームモードフラグの内容に拘らず、レジューム機能を起動して、CPUレジスタ、各

種LSI情報等を含む状態再現が可能なシステム情報をバックアップRAM15に保存する。

又、通常の動作終了によるNMI(パワースイッチオフNMI)に対しては、レジュームモードフラグを参照し、同フラグがオン(“有効”)となっていれば、レジューム処理を実行し、同フラグがオフ(“無効”)となっていれば、レジューム処理を実行せず、電源遮断処理(パワーオフ処理)に入る(第14図参照)。システム立ち上げ時のシステムブート処理ではレジュームモードフラグを参照し、同フラグがオン(“有効”)となっていれば、バックアップRAMの保存情報をもとにシステム情報を復元しシステムへ制御を移す(第15図参照)。

第13図乃至第15図はそれぞれメインCPU11により実行される処理フローを示すフローチャートであり、第13図はレジューム設定処理ルーチンを示し、第14図はNMI処理ルーチンを示し、第15図はシステムブート処理ルーチンを示す。

ここで上記第13図乃至第15図のフローチャートを参照して電源異常時を含むレジューム処理動作を説明する。

電源回路30のパワーコントロールCPU308は電源スイッチ301の操作状態を常時監視している。

即ち、パワーコントロールCPU308は、装置が電源オフ（パワーオフ）状態にあるとき、第3図に示すような処理ルーチンを実行し、装置が電源オン（パワーオン）状態にあるとき、第4図に示すような処理ルーチンを実行して、電源スイッチ301の操作状態と、電源及び装置の状態を常時監視している。

この際、電源制御インターフェイス機能をもつメモリコントローラ17は、パワーコントロールCPU308から、電源異常情報を受けると、その電源異常情報の内容に従うNMI（ローバタリイNMI、パワースイッチオフNMI等）を発生し、メインCPU11に送出する。

メインCPU11は、電源制御インターフェイス機能をもつメモリコントローラ17よりパワースイ

ッチオフNMIを受けると、レジューム機能の設定状態を認識し、レジューム設定状態にあるときはバックアップRAM15を用いたレジューム処理を終了して後、応答情報を電源制御インターフェイス28を介してメモリコントローラ17に返す。

又、NMIがローバタリイ状態のNMIであるときは、レジュームモードフラグの内容に拘らず、レジューム機能を起動して、CPUレジスタ、各種LSI情報等を含む状態再現が可能なシステム情報をバックアップRAM15に保存する。

このように、パワーコントロールCPU308は、装置が電源オフ（パワーオフ）状態にあるとき、第3図に示すような処理ルーチンを実行し、装置が電源オン（パワーオン）状態にあるとき、第4図に示すような処理ルーチンを実行して、それぞれの電源スイッチ301の操作状態と、電源及び装置の状態を常時監視し、異常を検出すると、その電源異常情報を電源制御インターフェイス機能をもつメモリコントローラ17に出力する。

メモリコントローラ17は上記電源異常情報を受

けると、その電源異常情報の内容に従うNMI（禁止不可能割り込み）を発生し、メインCPU11に送出する。

メインCPU11はこのNMIを受け付けると、第14図に示すNMI処理を実行し、そのNMIがローバタリイ状態のNMIであるときは、レジュームモードフラグの内容に拘らず、レジューム機能を起動して、CPUレジスタ、各種LSI情報等を含む状態再現が可能なシステム情報をバックアップRAM15に保存する。

又、通常の動作終了によるNMI（パワースイッチオフNMI）に対しては、レジュームモードフラグを参照し、同フラグがオン（“有効”）となっていれば、レジューム処理を実行し、同フラグがオフ（“無効”）となっていれば、レジューム処理を実行せず、電源遮断処理（パワーオフ処理）に入る。

システム立ち上げ時に於いては第7図に示すシステムブート処理を実行して、レジュームモードフラグがオン（“有効”）となっていれば、パ

ックアップRAMの保存情報をもとにシステム情報を復元しシステムへ制御を移す。

上記したように、ローバタリイ状態を検出したとき、そのNMI処理に於いて、レジュームの設定状態を無視してレジューム処理を実行する構成としたので、レジューム機能の設定内容（有効／無効）に拘らず、ローバタリイ状態等の電源異常が発生したとき、その時点でのデータ保存が確実に行なえ、操作性及び信頼性の向上が図れる。

尚、この発明による電源制御手段は第1図に示すシステム構成に限らず、他のシステム構成に於いても容易に適用可能である。

〔発明の効果〕

以上詳記したように本発明によれば、携行が容易で、かつ充電可能な内蔵バタリイにより動作可能なパーソナルコンピュータシステムに於いて、プログラムが格納されるメモリから命令を得て、システムバスに接続される複数のユニットを制御し、システム全体の制御を司るメインCPUと、マイクロプロセッサを内蔵し、同プロセッサ

の制御により常時スキャンを行ない、入力情報を非同期に上記メインCPUへ転送するキーボードユニットと、マイクロプロセッサを内蔵し、充電可能なバッテリでなる電源バックを備えて、上記内蔵マイクロプロセッサに常時電源を供給し、同プロセッサの制御により電源オフ時を含めて電源状態を常時監視し、上記メインCPUとの間で電源及び装置の状態情報を交換し、内蔵バッテリの充電制御を含む内部電源制御を実行する電源ユニットと、同電源ユニットの電源状態情報に従い装置内部の特定情報が格納されるバックアップメモリとを備えてなる構成としたことにより、装置自体が自装置の状態を常に認識して装置を常に正常な状態に保つことができ、例えば、内蔵バッテリの放電状態を認識していない状態で使用したときデータ保存が行なえなくなる不都合、又は実行中に電源スイッチが操作され内蔵バッテリにより動作して、実際の使用時に動作不可能になってしまう不都合等を解消できる。

又、本発明によれば、レジューム機能の有効／

無効を設定する手段と、上記電源ユニットの内蔵マイクロプロセッサがバッテリ放電状態を検出したとき上記レジューム機能の設定内容に拘らずレジューム機能を強制的に有効化する手段とを備えてなる構成としたことにより、装置の異常発生時に於けるデータ保存機能を確立でき、レジューム機能の有効／無効化設定手段を実現し高機能化を図りつつ、装置の信頼性を高めることができる。

又、本発明によれば、電源オフ時にバックアップ電源が供給されるRAMを有し、装置終了に際して、上記RAMに、実行中のオペレーティングシステムを格納する手段をもつ構成としたことにより、システム立上げの都度、フロッピーディスク等の外部記憶からオペレーティングシステムを読み込む処理及び操作を不要にして、システム立上げ時に於けるオペレータ操作の簡素化、及びシステムの高速立上げが実現できる。

又、本発明によれば、キー入力が無い時間を計時し、同時間が設定時間に達したとき表示部への特定電源（例えばLCDのバックライト電源）の

供給を停止する手段、及びメインCPUが外部割込み待ちのアイドル状態に入ったときCPUロックを停止する手段をもつ構成としたことにより、内蔵バッテリ電源の電力消費量を大幅に低減でき、内蔵バッテリ電源による無駄のない長時間の使用が可能になる。

又、本発明によれば、セットアップ処理に、少なくともノーマル表示／リバース表示、又は機器接続状態の設定手段をもつ構成としたことにより、マニュアル操作スイッチを設けることなく、ノーマル表示／リバース表示の設定機能、機器接続状態（A-B-P-R-T）の設定機能等を実現でき、操作機構（スイッチ類等）を簡素化して、操作の容易化と装置のより小形化が図れる。

又、本発明によれば、キーボードを設けた本体上で所定の回動範囲をもって表示部筐体が開閉する筐体構造に於いて表示部筐体が閉塞状態にあるとき、電源スイッチの操作に伴う電源のオン／オフ処理を無効化する手段を電源ユニットにもつ構成としたことにより、実行中等に於いて誤って電

源スイッチが操作された際等に於ける意図しない電源スイッチ操作に伴う不都合を解消できる。

又、本発明によれば、電源状態を含む装置の状態を表示する複数の表示部を有し、特定の表示部は電源オフ時に於いても状態表示を行なう構成としたことにより、例えば電源オフ状態にある際も内蔵バッテリ電源の充放電状態等を外部へ表示でき、オペレータに認識させることができるので、装置を常に正常な状態に保つことができる。

レジューム機能の有効／無効を設定する手段と、内部電源の状態を監視し、同電源の異常を検出したとき、割り込みを発生する手段と、同割り込みが発生したとき、上記レジュームの設定状態を無視してレジューム処理を実行する手段とを備えてなる構成としたことにより、レジューム機能の設定内容（有効／無効）に拘らず、ローバッテリ状態等の電源異常が発生したとき、その時点でのデータ保存が確実に行なえ、操作性及び信頼性の向上が図れる。

4. 図面の簡単な説明

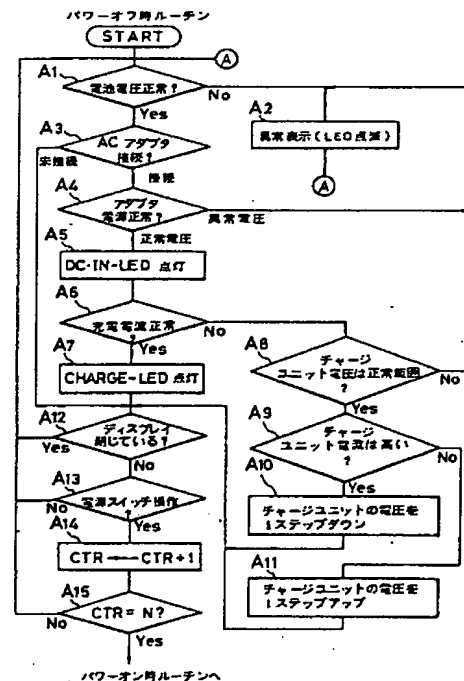
第 1 図は本発明の一実施例に於けるシステム構成を示すブロック図、第 2 図は上記実施例に於ける電源回路の構成を示すブロック図、第 3 図及び第 4 図はそれぞれ上記実施例に於けるパワーコントロール CPU の処理フローを示すフローチャート、第 5 図は本発明の一実施例に於ける装置の外観構成を示したもので、同図（a）は表示部筐体が開いた状態を示す斜視図、同図（b）は表示部筐体が閉じた状態を示す斜視図、第 6 図は本発明の一実施例に於ける LED の表示状態を示す図、第 7 図乃至第 10 図はそれぞれ上記実施例に於けるセットアップ処理とその関連処理フローを示すフローチャート、第 11 図上記実施例に於けるセットアップ画面を示す図、第 12 図は上記実施例に於けるレジューム処理を説明するためのブロック図、第 13 図乃至第 15 図はそれぞれ上記実施例に於けるレジューム処理とその関連処理フローを示すフローチャート、第 16 図は上記実施例に於ける RAM の構成を示すブロック図、第 17 図はノーマル表示／リバース表示切替え回路を示す

ブロック図である。

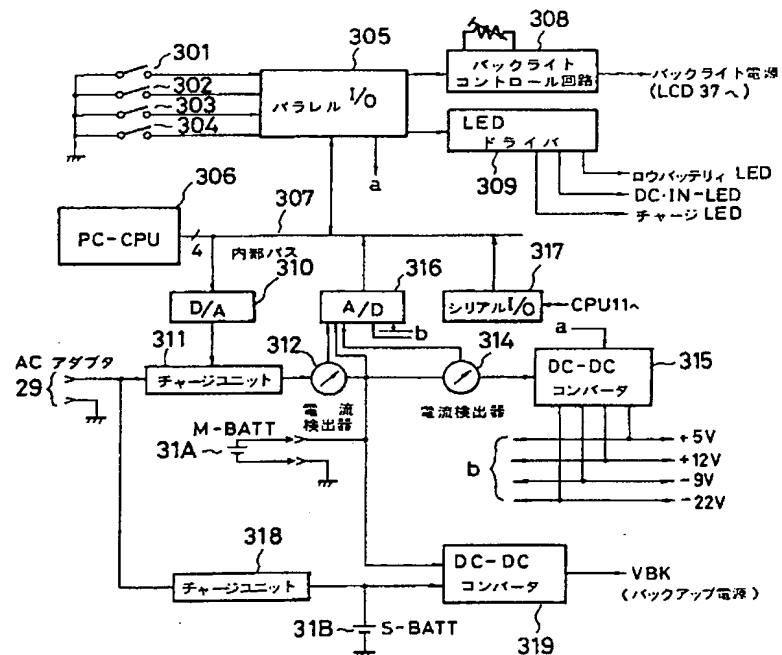
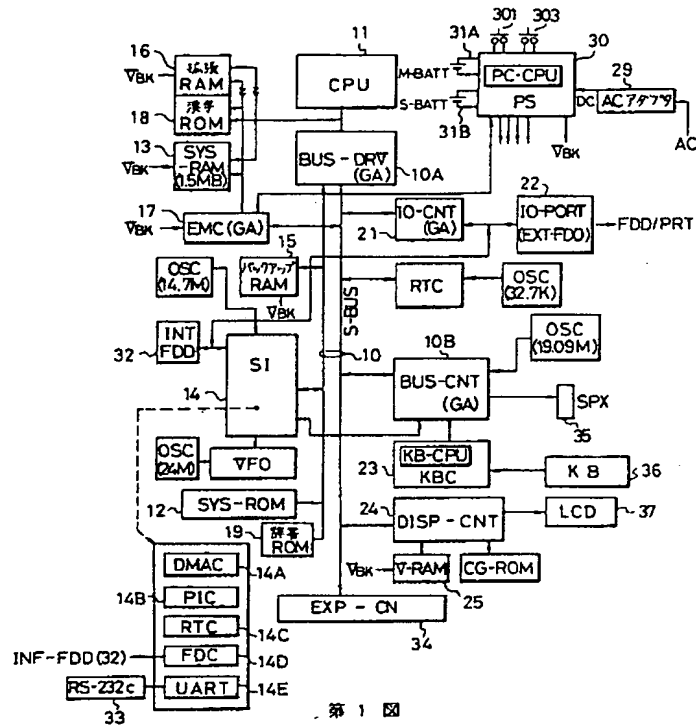
10… システムバス、11… CPU（メインCPU）、12… ROM（SYS-ROM）、13… RAM（SYS-RAM）、14… SI、14A… DMAコントローラ（DMAC；Direct Memory Access Controller）、14B… 割り込みコントローラ（PIC；Programmable Interrupt Controller）、14C… 時計モジュール（RTC；Real-Time Clock）、14D フロッピーディスクコントローラ（FDC）、14E… 入出力インターフェイス（UART；Universal Asynchronous Receiver/Transmitter）、15… バックアップRAM、16… 拡張RAM、17… メモリコントローラ（EMC）、18… 漢字ROM、19… 辞書ROM、21… 入出力コントローラ（IO-CNT）、22… 入出力ポート（IO-PORT）、23… キーボードコントローラ（KBC）、24… 表示コントローラ（DISP-CNT）、25… ビデオRAM（V-RAM）、29… 電源アダプタ（ACアダプタ）、30… インテリジェントパワーサプライ（電源回路）、31A… メインバッテリー

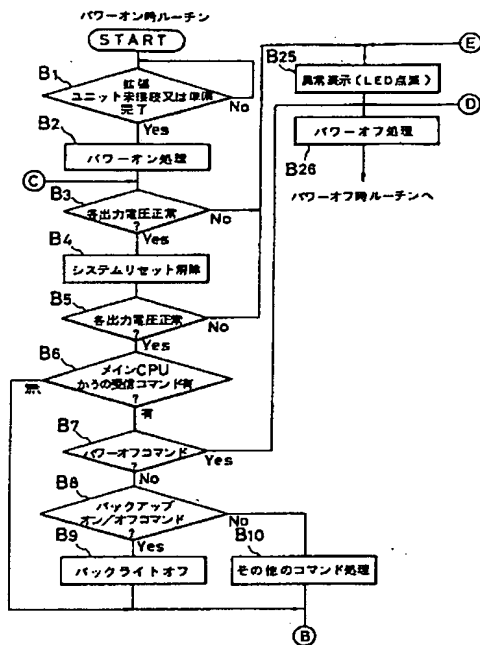
(M-BATT)、31B…サブバッテリー (S-BATT)、32…フロッピーディスクドライブ (FDD)、33…RS-232Cインターフェイス機器、34…拡張用コネクタ (EXP-CN)、35…スピーカ (SPX)、36…キーボード (KB)、37…LCD表示部、301…電源スイッチ、301a…操作錠、302…リセットスイッチ、303…ディスプレイスイッチ、304…拡張ユニット設定スイッチ、305…パラレル I/O、306…パワーコントロールCPU、307…内部バス、308…バックライトコントロール回路、309…LEDドライバ、310…D/A変換器、311、318…チャージユニット、312、314…電流検出器、315、319…DC-DCコンバータ、316…A/D変換器、317…シリアル I/O。

出願人 代理人 弁理士 鈴江 武彦

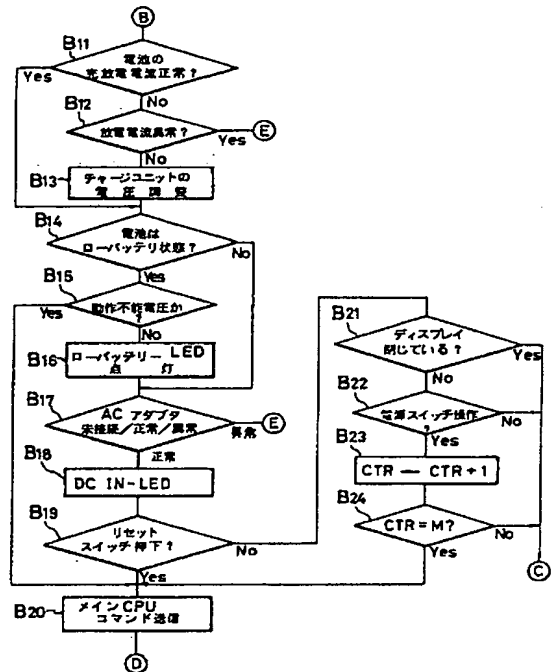


第 3 圖

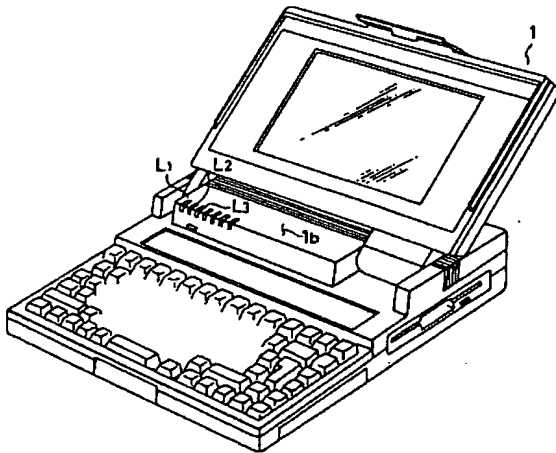




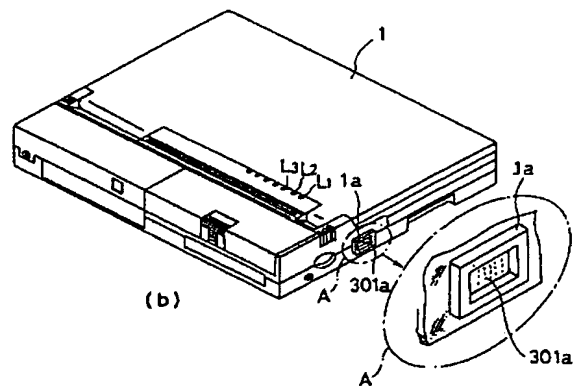
第 4 図 (その 1)



第 4 図 (その 2)



第 5 図 (a)



第 5 図

	L ₁	L ₂	L ₃				
LED レイアウト	Power /Speed	Batt.	DC-IN	Disk	Caps	Num カナ	Scroll
点灯色	緑 /赤	黄 /赤	赤	赤	緑	緑	緑
	(注1)	(注2)	(注3)				

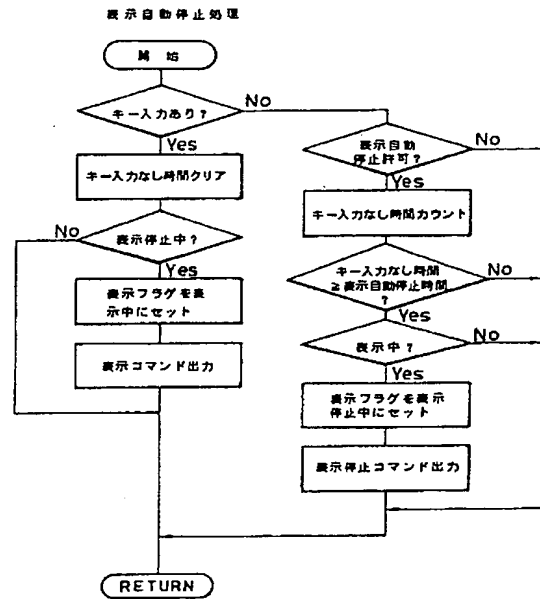
注1 高速倒クロック動作時：緑点灯

低速倒クロック動作時：赤点灯

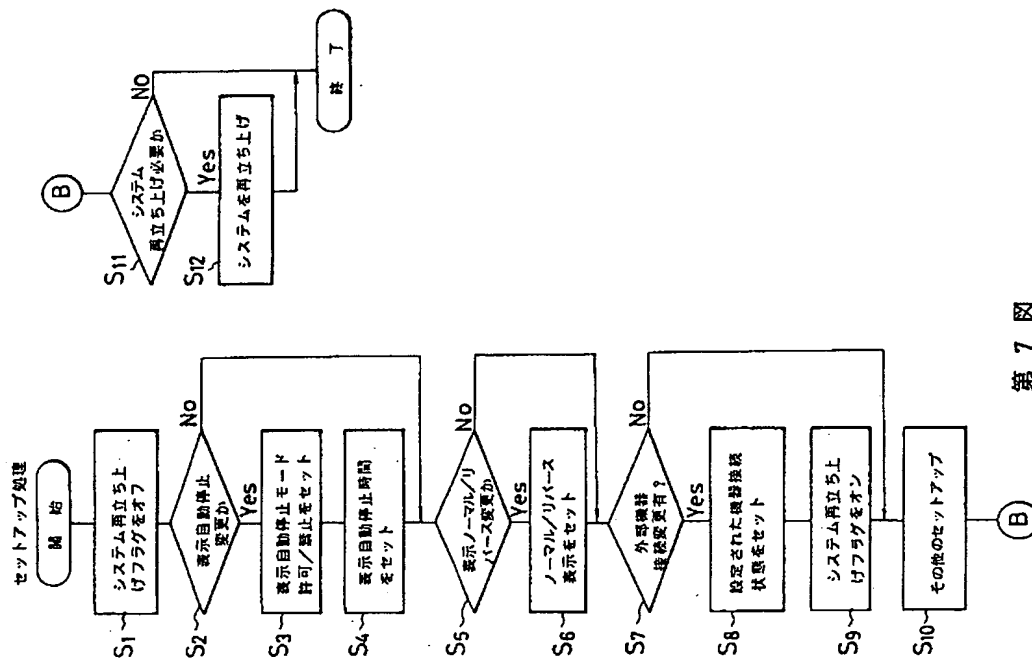
注2 急速充電時：黄色点灯
LOW-Battery時：赤の点滅
充電完了時：緑点灯

注3 ACアダプタ検出時：赤点灯
電源回路ACアダプタ入力異常時：赤点滅

第6図

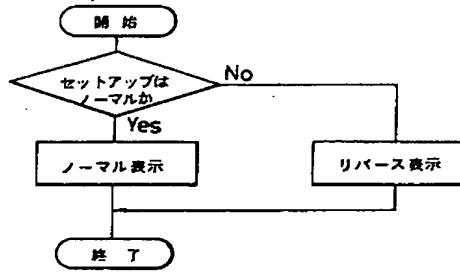


第8図



第7図

表示ノーマル／リバース制御処理 (S₆)



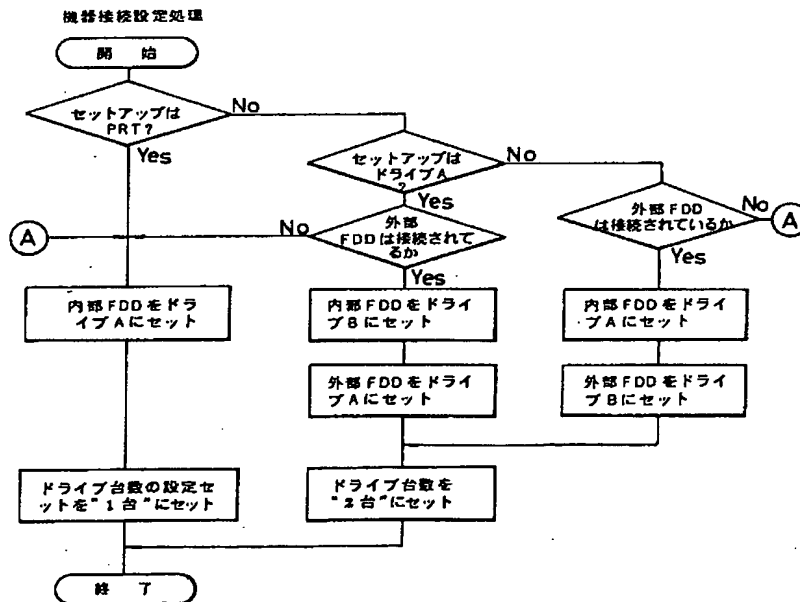
第 9 図

〔システム・セットアップ〕Version X.XX

- | | | |
|--------------------|---|-------------|
| 1. ハードRAMサイズ | - | OKB |
| 2. 標準メモリポート・アドレス | - | 258H |
| 3. 増設メモリポート・アドレス | - | 208H |
| 4. レジューム機能 | - | なし |
| 5. PRT-A-B | - | PRT |
| 6. 反転表示 | - | なし |
| 7. 自動表示停止時間 | - | なし |
| 8. ディスプレイモード | - | CGA (80*25) |
| 9. 内蔵RS-232Cポート | - | COM1 |
| 10. 内蔵モデム | - | あり |
| 11. 内蔵モデム パワー | - | OFF |
| 12. ローバッテリー・スピーカ鳴動 | - | あり |
| 13. システム・スピーカ鳴動 | - | あり |
| 14. プリンタポート・タイプ | - | 出力専用 |

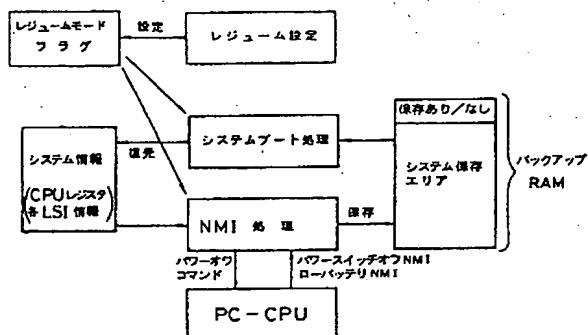
[-] Enter 項目変更、[-] 内容変更
[F1] 終了、[F5] 標準設定、[F10] 変更内容の書き込み

第 11 図



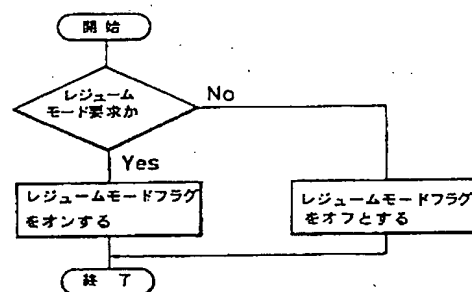
第 10 図

RESUME 機能

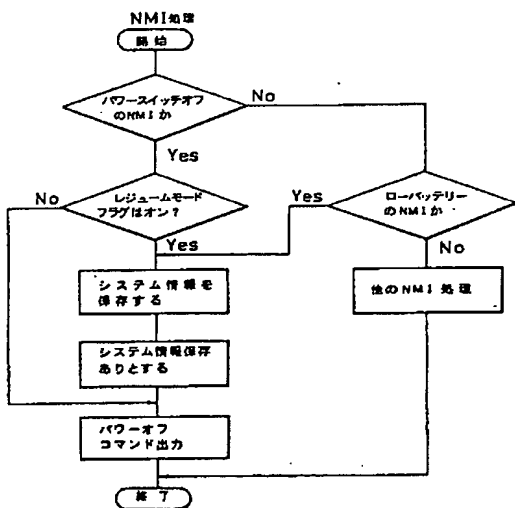


第 12 図

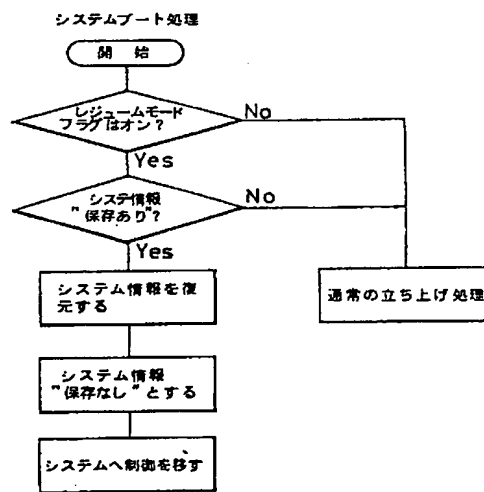
RESUME 設定



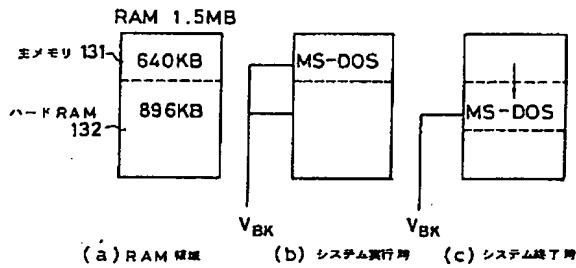
第 13 図



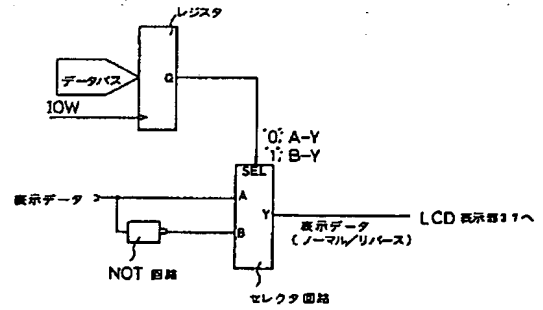
第 14 図



第 15 図



第 16 図



第 17 図

第 1 頁の続き

⑤Int.Cl.⁵

G 06 F 1/26
1/32

識別記号

庁内整理番号

7459-5B G 06 F 1/00 3 3 4 A

⑫発明者	南 野	伸 之	東京都青梅市末広町 2 丁目 9 番地 内	株式会社東芝青梅工場
⑫発明者	斉 藤	敏 満	東京都青梅市末広町 2 丁目 9 番地 内	株式会社東芝青梅工場
⑫発明者	中 島	修 三	東京都青梅市末広町 2 丁目 9 番地 内	株式会社東芝青梅工場
⑫発明者	今 野	潤 子	東京都青梅市末広町 2 丁目 9 番地 内	株式会社東芝青梅工場